

US

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年 7月10日

出 願 番 号  
Application Number:

特願2002-201901

[ST.10/C]:

[JP2002-201901]

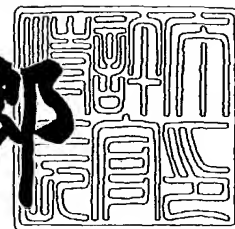
出 願 人  
Applicant(s):

NECエレクトロニクス株式会社

2003年 5月13日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3034325

【書類名】 特許願

【整理番号】 74112702

【提出日】 平成14年 7月10日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/00

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 青木 秀充

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 時岡 健一

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 笠間 佳子

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 小糸 達也

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 平野 啓二

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100110928

    【弁理士】

    【氏名又は名称】 速水 進治

    【電話番号】 03-3461-3687

【手数料の表示】

【予納台帳番号】 138392

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0110433

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項1】 半導体基板上にSiOCを含む絶縁膜を形成した後、該絶縁膜を選択的に除去する工程と、前記工程により発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板上に比誘電率4以下の絶縁膜をCVD法またはスパッタリング法により形成した後、該絶縁膜を選択的に除去する工程と、前記工程により発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項3】 請求項2に記載の半導体装置の製造方法において、前記絶縁膜は、シリコンおよび炭素を構成元素として含むことを特徴とする半導体装置の製造方法。

【請求項4】 請求項1乃至3いずれかに記載の半導体装置の製造方法において、前記剥離液のpHが7より大きく11以下であることを特徴とする半導体装置の製造方法。

【請求項5】 請求項1乃至4いずれかに記載の半導体装置の製造方法において、前記剥離液は、アミン化合物を含むことを特徴とする半導体装置の製造方法。

【請求項6】 請求項1乃至5いずれかに記載の半導体装置の製造方法において、前記絶縁膜を選択的に除去する前記工程は、前記絶縁膜上に、開口部を有するレジストを形成した後、該レジストをマスクとして前記絶縁膜を選択的に除去し、次いで前記レジストの少なくとも一部をアッシングにより除去する工程を含むことを特徴とする半導体装置の製造方法。

【請求項7】 請求項1乃至6いずれかに記載の半導体装置の製造方法において、前記残さを除去する前記工程の後、さらに、水を含まないリンス液のみを用いてリンス処理を行う工程を実施することを特徴とする半導体装置の製造方法。

【請求項 8】 半導体基板上に銅含有金属膜を形成した後、その上に SiO<sub>2</sub> を含む絶縁膜を形成する工程と、

前記絶縁膜を選択的に除去して凹部を形成し、前記銅含有金属膜の一部を露出させる工程と、

前記絶縁膜を選択的に除去した際に発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項 9】 半導体基板上に銅含有金属膜を形成した後、その上に比誘電率 4 以下の絶縁膜を CVD 法またはスパッタリング法により形成する工程と、

前記絶縁膜を選択的に除去して凹部を形成し、前記銅含有金属膜の一部を露出させる工程と、

前記絶縁膜を選択的に除去した際に発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項 10】 請求項 9 に記載の半導体装置の製造方法において、前記絶縁膜は、シリコンおよび炭素を構成元素として含むことを特徴とする半導体装置の製造方法。

【請求項 11】 請求項 8 乃至 10 いずれかに記載の半導体装置の製造方法において、前記剥離液の pH が 7 より大きく 11 以下であることを特徴とする半導体装置の製造方法。

【請求項 12】 請求項 8 乃至 11 いずれかに記載の半導体装置の製造方法において、前記剥離液は、アミン化合物を含むことを特徴とする半導体装置の製造方法。

【請求項 13】 請求項 8 乃至 12 いずれかに記載の半導体装置の製造方法において、前記絶縁膜を選択的に除去する前記工程は、絶縁膜上に、開口部を有するレジストを形成した後、該レジストをマスクとして前記絶縁膜を選択的に除去し、次いでレジストの少なくとも一部をアッシングにより除去する工程を含むことを特徴とする半導体装置の製造方法。

【請求項 14】 請求項 8 乃至 13 いずれかに記載の半導体装置の製造方法

において、前記残さを除去する前記工程の後、さらに、水を含まないリンス液のみを用いてリンス処理を行う工程を実施することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、低誘電率膜を含む半導体装置の製造プロセスにおいて、エッチング等により生じた残さを除去する技術に関するものである。

【0002】

【従来の技術】

近年、半導体装置の高速動作化の要請に対応して、配線材料として低抵抗の銅が利用されるとともに、配線間の寄生容量低減の観点から、層間絶縁膜材料としていわゆる低誘電率膜が利用されるようになってきた。低誘電率膜とは、 $\text{SiO}_2$ よりも低い誘電率を有する材料からなる膜をいい、通常、比誘電率が4以下の膜をいう。

【0003】

こうした低誘電率膜として、これまで、HSQ（水素シルセスキオキサン）やMSQ（メチルシルセスキオキサン）等の塗布法により形成される膜の応用開発が盛んに行われてきた。ところがこれらの膜は、半導体プロセス中、吸湿により膜が一部溶解したり、加熱により膜中にストレスが発生して層間密着性不良が生じる等の問題が生じることがあった。

【0004】

こうしたことから、近時、CVD法により形成される低誘電率膜の応用研究が盛んに検討されつつある。なかでもSiOCは、高温プロセスを経ても比較的安定した比誘電率（約2.8）を示すことから、銅配線を用いた半導体装置の層間絶縁膜材料として有望視されている。

【0005】

【発明が解決しようとする課題】

ところが、層間絶縁膜材料としてSiOCを用いた場合、これまでの絶縁膜材

料では見られない種々の現象が発生することが本発明者らの検討により明らかになった。たとえば、以下の(i)~(v)の工程

(i)半導体基板上に銅膜を形成し、その上にSiOC膜を形成する。

(ii)SiOC膜上にレジストを形成した後、このレジストをマスクとしてドライエッチングによりホールを形成し、銅膜表面を露出させる。

(iii)レジストをアッシングにより除去する。

(iv)剥離液によるホール内の清浄処理を行う。

(v)リンス処理を行う。

を順次実施する半導体プロセスにおいては、(iv)の工程でホール側壁がサイドエッチングを受け、所望の形状が得られないことがあった。また、(v)の工程で純水リンス処理を行うと、銅膜の一部が溶解したり、極端な場合、銅表面で急激な反応が起こりデンドライト状の突起物が発生することがあった。

#### 【0006】

本発明は、こうしたトラブルの発生を抑制し、SiOC等の低誘電率膜を選択的に除去した際に生じる残さを、絶縁膜や金属膜に損傷を与えることなく効率的に除去する技術を提供することを目的とする。

#### 【0007】

##### 【課題を解決するための手段】

上記課題を解決する本発明によれば、半導体基板上にSiOCを含む絶縁膜を形成した後、該絶縁膜を選択的に除去する工程と、前記工程により発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

#### 【0008】

また本発明によれば、半導体基板上に比誘電率4以下の絶縁膜をCVD法またはスパッタリング法により形成した後、該絶縁膜を選択的に除去する工程と、前記工程により発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法が提供される。ここで、上記絶縁膜は、シリコンおよび炭素を構成元素として含むものとすることができる。

## 【0009】

上記製造方法によれば、フッ素イオンを含まない弱アルカリ性の剥離液を用いるため、上記絶縁膜に損傷を与えることなく、上記絶縁膜の選択的除去に際し生じた残さを効率的に取り除くことができる。剥離液がフッ素イオンを含むと、絶縁膜が損傷を受けやすい。また、剥離液が強アルカリ性や酸性の場合、絶縁膜に損傷を与えることなく残さを効率よく除去することは困難となる。

## 【0010】

また本発明によれば、半導体基板上に銅含有金属膜を形成した後、その上にSiOCを含む絶縁膜を形成する工程と、前記絶縁膜を選択的に除去して凹部を形成し、前記銅含有金属膜の一部を露出させる工程と、前記絶縁膜を選択的に除去した際に発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

## 【0011】

また本発明によれば、半導体基板上に銅含有金属膜を形成した後、その上に比誘電率4以下の絶縁膜をCVD法またはスパッタリング法により形成する工程と、前記絶縁膜を選択的に除去して凹部を形成し、前記銅含有金属膜の一部を露出させる工程と、前記絶縁膜を選択的に除去した際に発生した残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去する工程と、を含むことを特徴とする半導体装置の製造方法が提供される。

## 【0012】

上記製造方法によれば、フッ素イオンを含まない弱アルカリ性の剥離液を用いるため、絶縁膜および銅含有金属膜に損傷を与えることなく、絶縁膜の選択的除去に際し生じた残さを効率的に取り除くことができる。剥離液がフッ素イオンを含むと、絶縁膜が損傷を受けやすい。また、剥離液が強アルカリ性や酸性の場合、絶縁膜に損傷を与えることなく残さを効率よく除去することは困難となる。なお、上記製造方法において、銅含有金属膜とは、銅膜あるいは銅を主成分とする膜等をいう。銅以外の副成分としては、Sn、Al、Ti、Ag、Ni、Mg等が挙げられる。



## 【0013】

本発明において、上記絶縁膜を選択的に除去する工程は、絶縁膜上に、開口部を有するレジストを形成した後、該レジストをマスクとして前記絶縁膜を選択的に除去し、次いでレジストの少なくとも一部をアッシングにより除去する工程を含むものとして行うことができる。こうした工程を採用した場合、絶縁膜中に所望の形状の孔や溝を制御性良く形成することができるが、反面、アッシングにより絶縁膜中に損傷部が生じ、その後の剥離液処理により当該損傷部がサイドエッチングされ、設計通りに孔や溝を形成することが困難となる場合があった。この点、本発明によれば、残さ除去に際しフッ素イオンを含まない弱アルカリ性の剥離液を利用するため、アッシングにより生じた損傷部が剥離液によってエッチングされることがほとんどなく、設計通りの孔や溝を形成することが可能となる。

## 【0014】

本発明の半導体装置の製造方法において、前記残さを除去する前記工程の後、さらに、水を含まないリンス液のみを用いてリンス処理を行う工程を実施してもよい。剥離液による残さ除去の後、通常、剥離液を洗い流す目的でリンスを行う。このリンス工程は、フッ酸系剥離液を用いた場合は純水によるリンスとし、強アルカリ剥離液を用いた場合はIPAによるリンスを行った後、純水リンスを行うことが通常であった。ところが本発明者の検討によると、

(i) 強アルカリ剥離液では、アッシング等により生じた損傷部が剥離液によりサイドエッチングされる場合があり、

(ii) フッ酸系剥離液では、当該剥離液を除去するのに必要となる純水リンス工程で、銅膜の一部が溶解したり、極端な場合は、銅表面でデンドライト状の突起物が発生することが判明した。

(i)については実施例の項で後述する。以下、(ii)の現象について説明する。

## 【0015】

本発明者らの検討によれば、たとえば銅含有金属膜およびSiOC膜が露出した状態で両者に水が接触すると、銅含有金属膜表面から銅膜の溶解やデンドライトが発生しやすいことが確認された。これは、半導体プロセス中にSiOC膜等に帯電した電荷が水に作用することによるものと推察される。かかる現象は、銅

含有金属膜が絶縁膜中に埋め込まれていて外部への電荷のリーク経路が存在しないとき、および、ホール底に露出した銅含有金属膜の表面に水が接触する状況であるときに、顕著に発生する。

## 【0016】

こうした銅膜の溶解やデンドライトの発生を未然に防止する観点からは、水を用いないリンス処理が望まれる。しかしながら、水を用いないリンスでは、通常、剥離液の残存や析出が問題となる。そこで本発明は、フッ素イオンを含まない弱アルカリ性の剥離液を用いることとした。こうすることにより、リンス後の剥離液の残存や析出を有効に防止することができる。すなわち、本発明によれば、銅膜の溶解やデンドライトの発生等の製造トラブルを防止しつつリンス後の剥離液の残存や析出を抑えることができる。

## 【0017】

本発明における剥離液のpHは、7より大きく11以下の値とすることが好ましい。このようにすれば絶縁膜の変質部分が剥離液によって溶解することを抑制でき、銅膜の溶解やデンドライトの発生も抑制できる。さらに、水を含まないリンス液のみを用いてリンス処理した場合であってもリンス後の剥離液の残存や析出が最小限に抑えられる。

## 【0018】

本発明において、絶縁膜がSiOCを含むものである場合、より効果的である。SiOCは高温プロセスを経ても比較的安定した比誘電率(約2.8)を示す反面、剥離液による損傷を受けたり、銅膜と組み合わせて用いた場合、銅膜の溶解やデンドライト発生の原因となる場合があった。本発明ではこうした課題を解決できるため、SiOCの優れた利点を効果的に活用することができる。なお、絶縁膜がSiOCを含む構成とは、絶縁膜がSiOCからなる場合、SiOC構造を一部に含む場合の両方を包含する。

## 【0019】

## 【発明の実施の形態】

図5は本発明に係る半導体装置の製造方法の具体的手順の例である。まず半導体基板上部に、エッチング阻止膜および層間絶縁膜を積層して形成し、さらにそ

の上に所定形状にパターニングされたレジストを形成し、これをマスクとして層間絶縁膜をドライエッチングして配線溝を形成する（S101）。次いでアッシングによりレジストを除去した後（S102）、配線溝底部のエッチング阻止膜をドライエッチングにより除去する（S103）。その後、弱アルカリ性でフッ素イオンを含まない剥離成分を含有する剥離液を用い、配線溝内部を処理する（S104）。つづいてIPA（イソプロピルアルコール）を用いてリンスし（S105）、その後純水リンスを行うことなくウエハを乾燥させる（S106）。以下、このような手順による半導体装置の製造方法の一例について、工程断面図を参照しながら説明する。

## 【0020】

図1（a）は、多層配線の構造の概略図である。下層銅配線102の上に上層銅配線114が形成され、下層銅配線102および上層銅配線114がビアプラグ112によって接続された構成となっている。図1（b）は、図1（a）の矢印方向から見た多層配線の断面図である。図1（b）に示すように、SiOC膜100、SiO<sub>2</sub>膜104、SiCN膜106、SiOC膜108およびSiO<sub>2</sub>膜110がこの順で形成されている。SiOC膜100およびSiO<sub>2</sub>膜104の積層膜中に下層銅配線102が形成され、SiCN膜106、SiOC膜108およびSiO<sub>2</sub>膜110の積層膜中にビアプラグ112が形成されている。そして、ビアプラグ112の上面に接続するように上層銅配線114が形成されている。以下、この配線構造のビアプラグ112より上の部分の形成に、本発明に係る方法を適用した例について説明する。

## 【0021】

図2および図3において、図中左側はプラグ（ビアプラグ112）形成部、図中右側はプラグ非形成部である。すなわち、図中左側は図1（a）における上層銅配線114のうち、ビアプラグ112と接している箇所の断面図であり、図中右側は、上層銅配線114のうち、ビアプラグ112と接していない箇所の断面図である。

## 【0022】

まず、図2（a）に示すように、半導体基板上にSiOC膜108およびSi

$\text{O}_2$  膜110を形成した後、これらの積層膜中にビアプラグ112を形成し、さらにその上にSiCN膜113、SiOC膜116および $\text{SiO}_2$  膜118をこの順で成膜する。

#### 【0023】

つづいて $\text{SiO}_2$  膜118上に、所定の開口部を有するレジスト120を形成し、これをマスクとしてSiOC膜116をドライエッチングする。これにより配線溝122が形成される(図2(b))。図2(b)中、プラグ非形成部においてSiCN膜113および $\text{SiO}_2$  膜110の一部が開口し、SiOC膜108が露出した状態となっている。これは、配線溝122を形成する工程においてオーバーエッチングを行うことになるため、一部のSiCN膜113および $\text{SiO}_2$  膜110において開口が生じたものである。

#### 【0024】

次に、酸素プラズマによるアッシングを行い、レジスト120を除去する(図2(c))。このとき、配線溝内部に露出したSiOC膜116およびSiOC膜108が変質して変質層124が発生する。変質層124が発生する理由は必ずしも明らかではないが、酸素プラズマ中のO(酸素)がSiOC中のCと反応することによると推察される。

#### 【0025】

つづいて配線溝底部のSiCN膜113をドライエッチングにより除去する(図3(a))。これにより、配線溝底部にビアプラグ112の上面が露出する。このエッチングにより配線溝内に残さ126および残さ128が付着する。これらの残さを除去するため、剥離液による処理を行う。本実施形態では、弱アルカリ性であってフッ素イオンを含まないアミン系剥離液を用いる。アミン系剥離液とは、アミノ基を有するアミン化合物を必須成分として含む剥離液をいい、溶媒としては、水や親水性溶媒を用いることができる。適宜、防食剤を含んでいても良い。本実施形態では、こうした剥離液を用いることにより、溝内部においてSiOCがサイドエッチングされることを抑制し、また、その後のリンス工程における残存物の発生を大幅に低減している。

#### 【0026】

ここで、上記アミン系剥離液に代えてフッ化アンモニウム含有液を用いた場合、配線溝形成のためのドライエッチング時に溝内部でサイドエッチングが進行し、所望の形状の配線溝が得られないことがある。図4はこの様子を示した図である。図4(a)の段階でフッ化アンモニウム含有液を剥離液として処理を行うと、変質層124がこの剥離液に溶解する。この結果、図4(b)のようにSiOC膜116のサイドエッチングが進行し、設計寸法通りの配線溝が得ることが困難となる。上記剥離液によって変質層124が溶解する理由は必ずしも明らかではないが、変質層124が、 $\text{SiO}_x$ に類似した構造に変化していることによるものと推察される。

## 【0027】

図3に戻り、上述した剥離処理により配線溝内の残さが除去されると、図3(b)の状態となる。その後、ダマシンプロセスにより、配線溝を埋め込むように銅膜を形成した後、溝外部の不要な銅膜を除去して上層銅配線114を形成する(図3(c))。以上により銅多層配線構造が形成される。

## 【0028】

上記製造方法において、上層銅配線114およびビアプラグ112は、いずれも銅を主成分とする膜からなり、めっき法、CVD法、スパッタリング法等、さまざまな成膜法により形成することができる。この膜は、銅のほか、適宜、Sn、Al、Ti、Ag、Ni、Mg等の他の成分を副成分として含んでいても良い。

## 【0029】

上記製造方法において、SiOC膜は、たとえばCVD法またはスパッタリング法により形成することができる。

## 【0030】

上記製造方法において、SiCN膜113は、配線溝を形成するときのエッチング阻止膜として機能するとともに、ビアプラグ112からの銅等の拡散を防止する役割を果たす。ここではSiCNを利用したが、ほかに、SiC、SiN、SiON等を用いることができる。

## 【0031】

図2～図3では図示しておらず説明も省略したが、上層銅配線114およびビアプラグ112の側面および底面は、バリアメタル膜により覆われている。バリアメタル膜を構成する材料は、例えば、Ti、TiN、W、WN、Ta、Ta<sub>2</sub>N<sub>3</sub>等の高融点金属を含むものとすることができ、これらの2つ以上を積層した多層膜とすることができる。バリアメタル膜は、スパッタリング法、CVD法などの方法によって形成することができる。

## 【0032】

## 【実施例】

## 実施例1

本実施例では、銅膜上に形成したSiOC膜をドライエッチングして銅膜に到達するホールを形成した後、ホール内を所定の剥離液を用いて洗浄し、汚染の除去性能や膜の損傷程度等を評価した。

## 【0033】

## (i) 試料の作成

図2(a)～図3(b)までの工程を実施し、試料を作成した。すなわち、銅膜上に配線溝を形成し、ドライエッチング後の残さ除去およびリンス処理を行い、試料を得た。銅膜の成膜はめっき法を用いた。SiOC膜はCVD法により形成した。

剥離液は以下のNO. 1～4を用いた。

剥離液NO. 1、2 アミン化合物、有機溶媒、水、防食剤、有機酸を含む。有機酸の添加量によりpH調整した。

剥離液NO. 3 フッ化アンモニウム、有機溶媒、水、防食剤、有機酸を含む。

剥離液NO. 4 アミン化合物(強アルカリ)、有機溶媒、水、防食剤、有機酸を含む。

これらのpH値(pHメーターで測定)は表1に示した。剥離液による処理は、室温で10分とした。

リンスは、いずれの試料もIPA(イソプロピルアルコール)のみを用いて行った。

## 【0034】

(ii) 評価

[堆積物除去性]

SEM観察により配線溝内堆積物の除去性を評価した。

◎：堆積物がまったく認められなかった。

○：堆積物はほとんど無かった。

△：堆積物が少量確認された。

×：堆積物が大量に確認された。

[絶縁膜損傷]

SEM観察により配線溝内絶縁膜（SiOC膜）の損傷程度を評価した。

○：損傷はほとんど無かった。

△：SiOC膜がわずかにサイドエッチングされていた。

×：SiOC膜が著しくサイドエッチングされていた。

[銅膜損傷]

SEM観察により配線溝底部に露出した銅膜の損傷程度を評価した。

○：損傷はほとんど無かった。

△：損傷がわずかに確認された。

×：損傷が顕著に確認された。

[リンス後銅表面残留物]

リンス後、SEM観察により銅膜表面の残留物の有無を観察した。

○：リンス後のしみはほとんど無かった。

△：リンス後のしみがわずかに確認された。

×：リンス後のしみが顕著に確認された。

[リンス後付着粒子数]

リンス後、SEM観察により配線溝内に残存する粒子数を測定した。

【0035】

(iii) 結果

各評価項目についての結果を表1に示す。また、リンス後にウエハに付着している粒子数の測定結果を図8に示す。これらの結果から、弱アルカリ性でフッ素イオンを含まない剥離液（NO. 1およびNO. 2）を用いることにより、膜の

損傷やリンス後の残存物の発生を抑えつつエッチング残さを効果的に除去できることが判明した。

【0036】

【表1】

表1

剥離液 NO.	NO.1	NO.2	NO.3	NO.4
剥離液pH	8	11	5～6	12
剥離液中のフッ素	なし	なし	有	なし
堆積物除去性	◎	○	△	△
銅膜損傷	○	○	○	○
絶縁膜損傷	○	○	×	△
リンス後銅表面 残留物	○	○	×	×
リンス後付着粒子数 (個/ウエハ)	50 以下	50 以下	150～270	50 以下

【0037】

#### 実施例2

本実施例では、シリコンウエハ上に多数のビアホールを形成した後、銅膜表面の汚染の程度を評価した。本実施例における試料作成手順を図11および図12に基づいて説明する。

【0038】

まず図11(a)のように、不図示の半導体基板上にSiOC膜108およびSiO<sub>2</sub>膜110を形成した後、これらの積層膜中にダマシンプロセスにより銅からなるビアプラグ131を形成した。つづいて、CVD法により、その上にSiCN膜113、SiOC膜116およびSiO<sub>2</sub>膜118をこの順で成膜した。

【0039】



次に、 $\text{SiO}_2$ 膜118上に、所定の開口部を有するレジスト120を形成し、これをマスクとして $\text{SiO}_2$ 膜118および $\text{SiOC}$ 膜116をドライエッチングした(図11(b))。エッチング終了後、酸素プラズマによるアッシングを行い、レジスト120を除去した(図11(c))。このとき、配線溝内部に露出した $\text{SiOC}$ 膜116が変質して変質層124が発生する。

## 【0040】

つづいてホール底部の $\text{SiCN}$ 膜113をドライエッチングにより除去した(図12(a))。これにより、ホール底部にビアプラグ131の上面が露出する。このエッチングにより配線溝内に残さ126および残さ128が付着する。

## 【0041】

この段階で、剥離液を用いて上記残さを除去する処理を行う(図12(b))。剥離液としては、前述の表1に示す $\text{NO}_1$ および $\text{NO}_4$ を用い2種類の試料を作成した。その後、IPAを用いてリンスを行い、次いで基板を乾燥し、それぞれの試料を評価に供した。

## 【0042】

以上のようにして得られた試料と、剥離液による処理およびリンス処理を行っていない試料とを用意し、銅膜表面のSEM観察およびXPS分析(X線光電子分光法)を行った。

## 【0043】

図13は、SEM観察結果を示す図である。強アルカリである $\text{NO}_4$ の剥離液を用いた試料では、銅膜表面の残留物が十分に除去されていないことがわかる。一方、 $\text{NO}_1$ の剥離液を用いた試料では、銅膜表面の残留物が十分に除去されている。

## 【0044】

図7は、銅膜表面のXPS分析結果を示す図である。 $\text{NO}_4$ の剥離液を用いた試料では、未処理のものと同様、 $\text{CuO}$ 等のピークが残存している。これは、 $\text{Cu}$ 表面に付着した銅含有不純物の存在を示すものと考えられる。一方、 $\text{NO}_1$ の剥離液を用いた試料では、このような $\text{CuO}$ 等のピークが消失している。本発明の剥離液を用いることにより銅膜表面の銅化合物を大幅に低減できることが

実験結果より明らかになった。

#### 【0045】

##### 比較例

実施例2と同様にしてホールエッチングプロセスを実施した後、フッ化アンモニウム含有剥離液を用いて残さを除去し、ついで純水によるリンスを行った。試料作成手順を図6に示す。まず半導体基板上部に、SiCNからなるエッチング阻止膜およびSiOCからなる層間絶縁膜を積層して形成し、さらにその上に所定形状にパターニングされたレジストを形成し、これをマスクとして層間絶縁膜をドライエッチングしてビアホールを形成する(S501)。次いでアッシングによりレジストを除去した後(S502)、ビアホール底部のエッチング阻止膜をドライエッチングにより除去する(S503)。その後、フッ化水素酸系剥離液を用いビアホール内部を処理する(S504)。つづいて純水を用いてリンスし(S505)、その後ウエハを乾燥させる(S506)。

#### 【0046】

以上のような工程を実施したところ、ウエハ上に多数設けたホールのうち、一部のホールにおいて、銅表面からデンドライトが発生していることが確認された。

#### 【0047】

##### 実施例3

実施例1と同様の手法で、図9に示すような2層配線構造を作製し、歩留試験を行った。剥離液としてNO.1およびNO.4を用い、それぞれについて評価を行った。

#### 【0048】

この2層配線構造は、ビアチェーンとよばれるものであり、50万本のビアと、その上部および下部に設けられた配線とからなる。配線およびビアはいずれも銅からなる。ビアチェーンの端部2点に所定の電圧を印加することにより、これらの配線およびビアからなる配線の電気抵抗が測定される。これをチェーン抵抗とよぶ。チェーン抵抗は、ビアの接続状態の良否を判別するのに有効な手法である。本実施例では、シリコンウエハ上に設けられた各チップに上記ビアチェーン

を形成し、各ビアチェーンの抵抗値を測定した。測定値が基準値以下の場合は合格、基準値を超える場合は不合格とする。全チップ数のうち合格したチップの占める割合をビア歩留りとした。

【0049】

評価結果を図10に示す。ビア歩留りはピッチ間隔にあまり依存せず、ほぼ一定の値を示した。NO. 1の剥離液を用いたものが、NO. 4の剥離液を用いたものよりも高い歩留りを示した。

【0050】

【発明の効果】

以上説明したように本発明によれば、SiOC等の低誘電率膜を選択的に除去した際に生じる残さを、フッ素イオンを含まない弱アルカリ性の剥離液を用いて除去するため、絶縁膜や金属膜に損傷を与えることなく効率的に残さを除去することができる。

【図面の簡単な説明】

【図1】

本発明の半導体装置の製造方法により得られる配線構造の一例を示す図である。

【図2】

本発明の半導体装置の製造方法を説明するための工程断面図である。

【図3】

本発明の半導体装置の製造方法を説明するための工程断面図である。

【図4】

フッ化水素酸系剥離液を用いた半導体装置の製造方法を示す工程断面図である。

【図5】

本発明の半導体装置の製造方法を示すフローチャートである。

【図6】

フッ化水素酸系剥離液を用いた半導体装置の製造方法を示すフローチャートである。

【図 7】

実施例 2 において銅膜表面の汚染を XPS により分析した結果を示す図である。

【図 8】

実施例 1 においてリンス後にウエハに付着している粒子数の測定した結果を示す図である。

【図 9】

実施例 3 において評価したチェーン抵抗の測定モデルを示す図である。

【図 10】

実施例 3 におけるチェーン抵抗の測定結果を示す図である。

【図 11】

実施例 2 の試料作成手順を示す図である。

【図 12】

実施例 2 の試料作成手順を示す図である。

【図 13】

実施例 2 における銅膜表面の SEM 観察結果を示す図である。

【符号の説明】

- 100 SiOC 膜
- 102 下層銅配線
- 104 SiO<sub>2</sub> 膜
- 106 SiCN 膜
- 108 SiOC 膜
- 110 SiO<sub>2</sub> 膜
- 112 ビアプラグ
- 113 SiCN 膜
- 114 上層銅配線
- 116 SiOC 膜
- 118 SiO<sub>2</sub> 膜
- 120 レジスト

122 配線溝

124 変質層

126 残さ

128 残さ

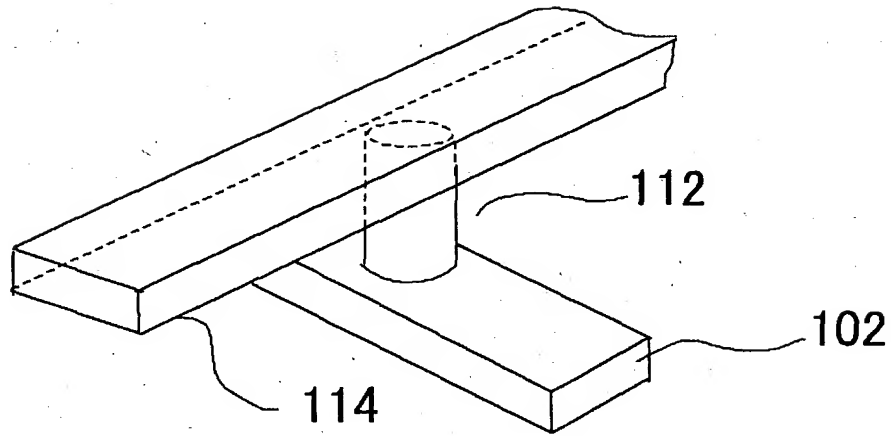
131 ビアプラグ

【書類名】

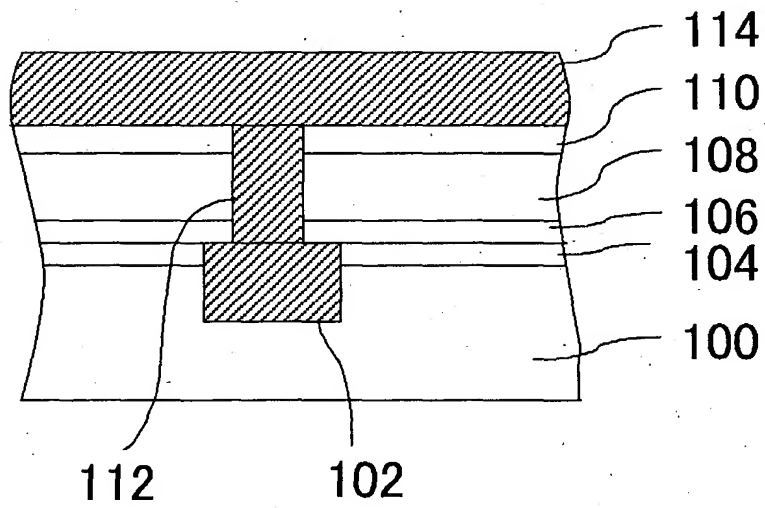
図面

【図1】

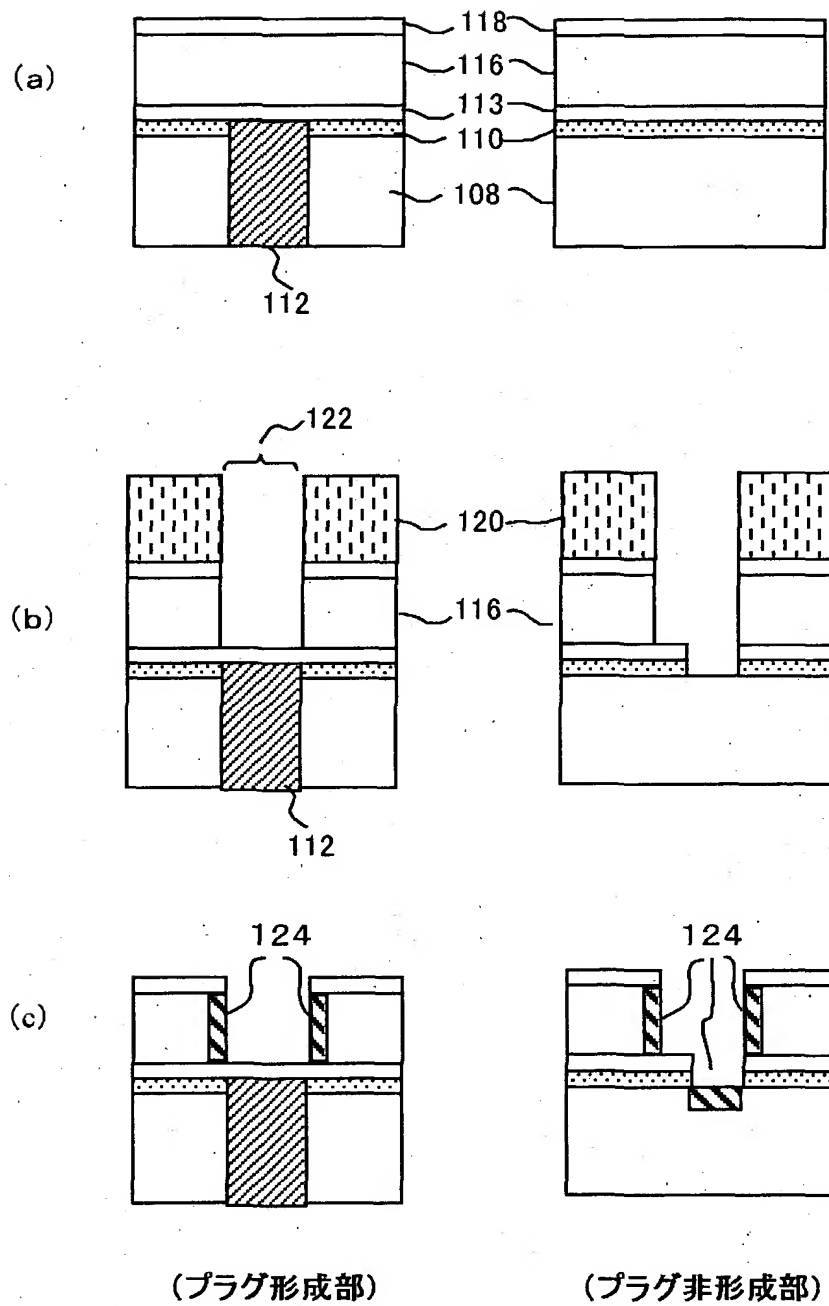
(a)



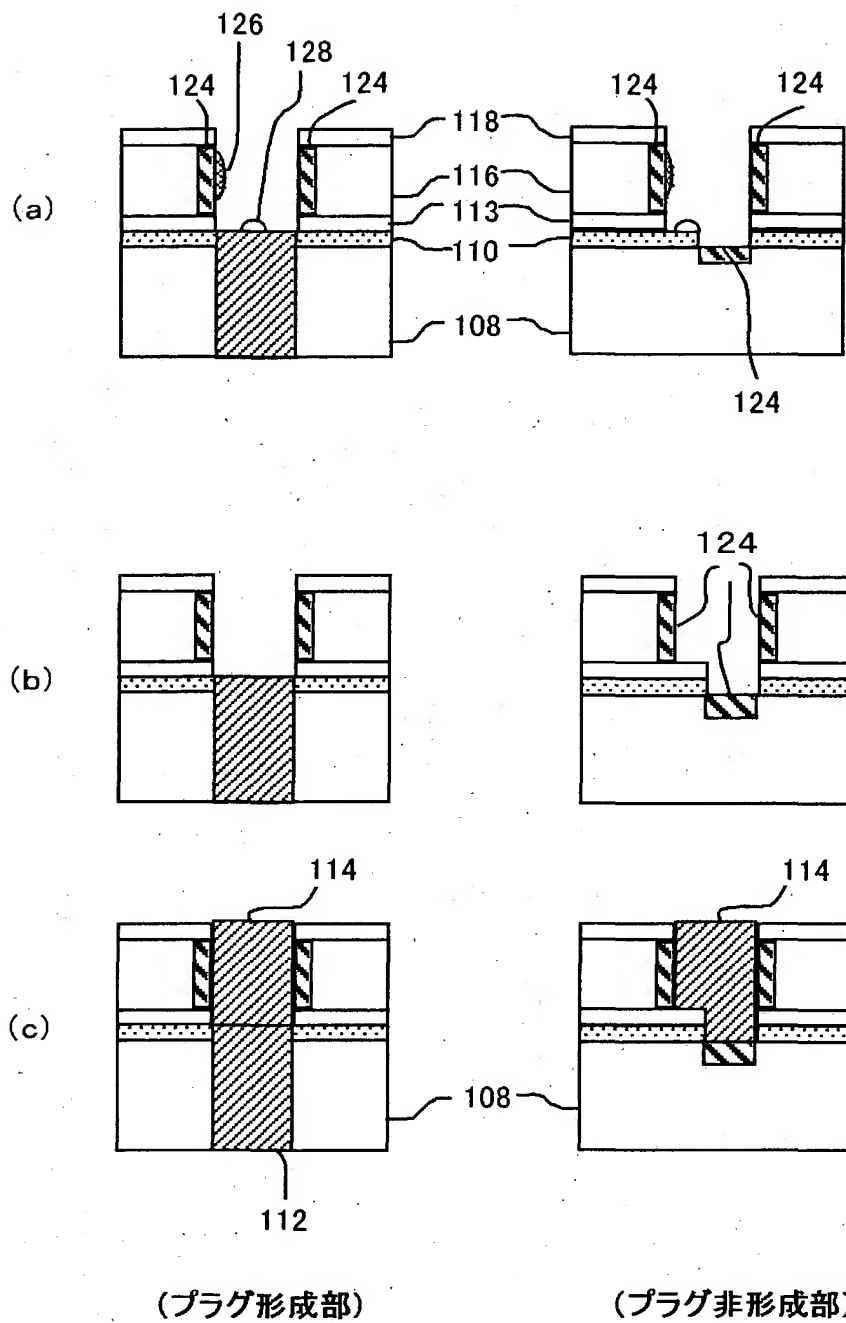
(b)



【図 2】

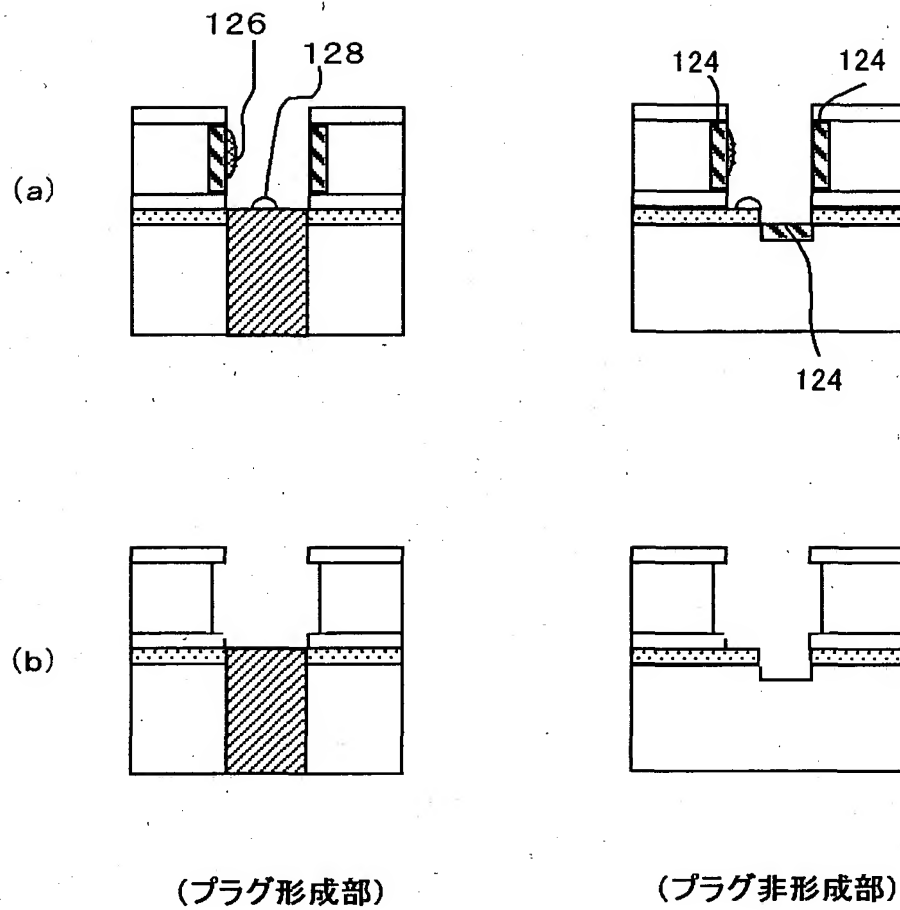


【図 3】

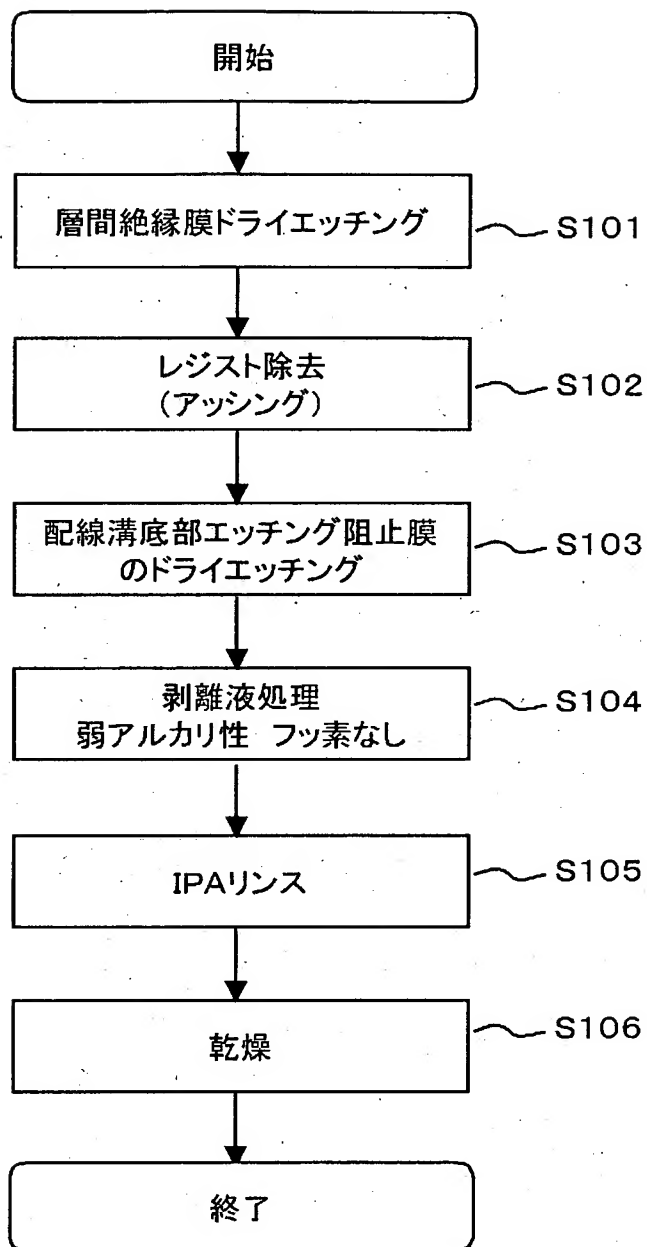




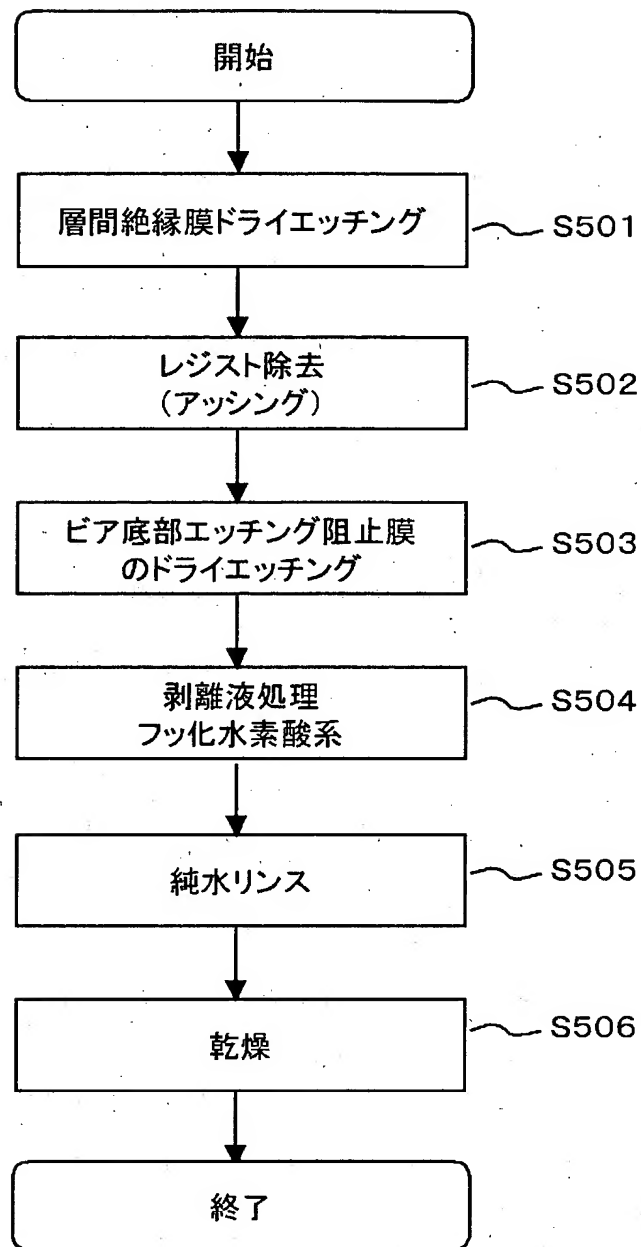
【図 4】



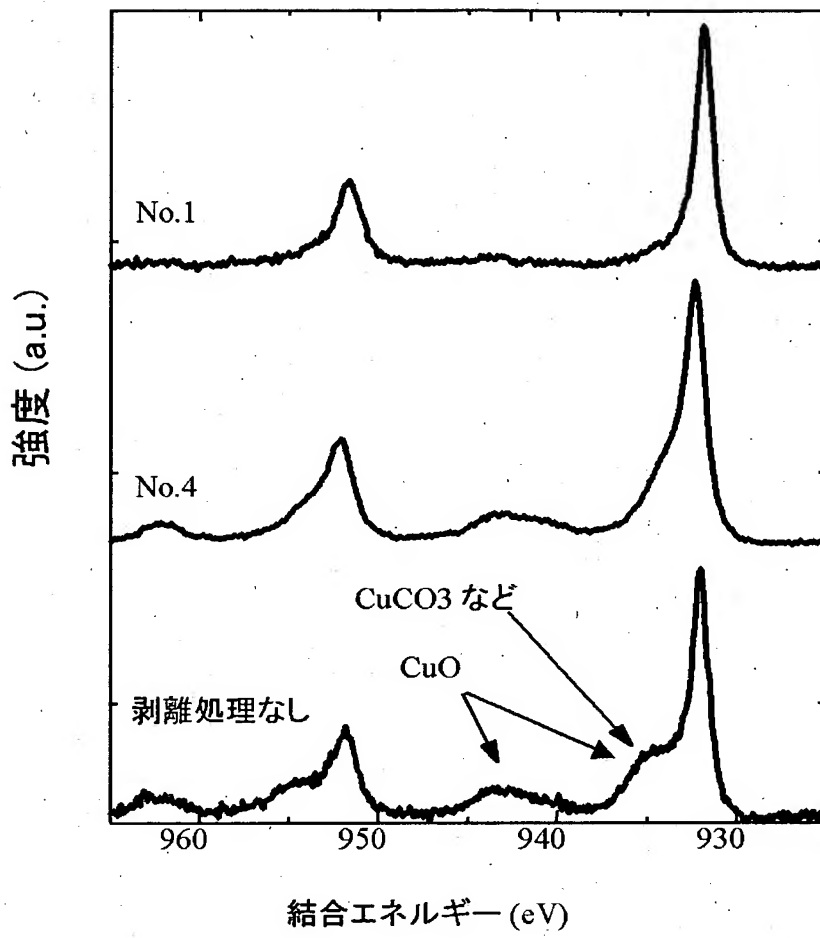
【図5】



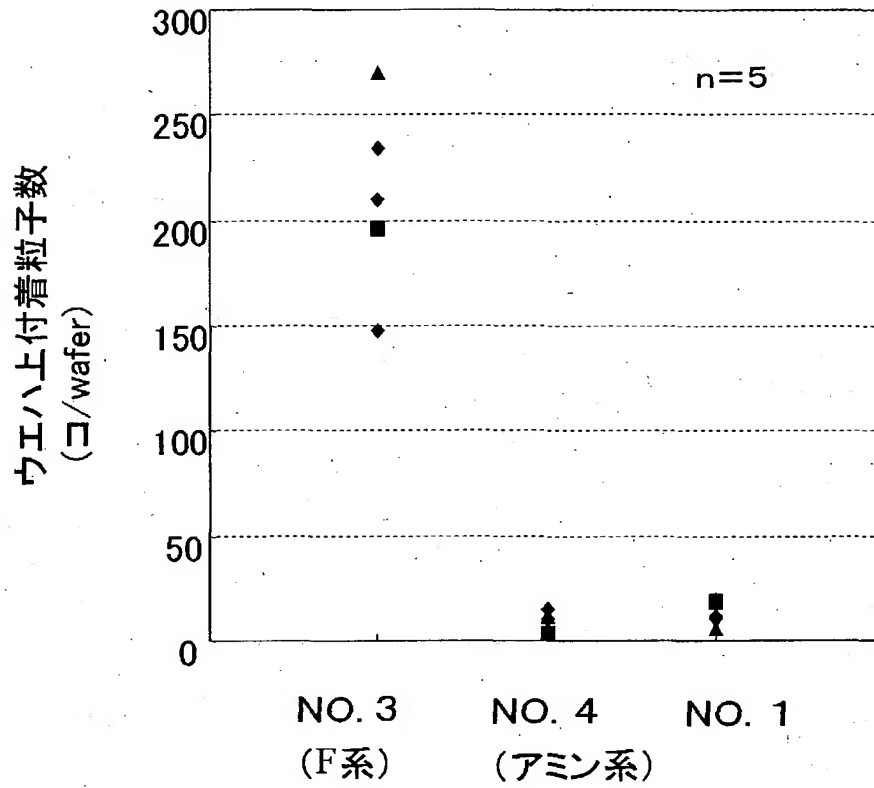
【図6】



【図7】



【図8】

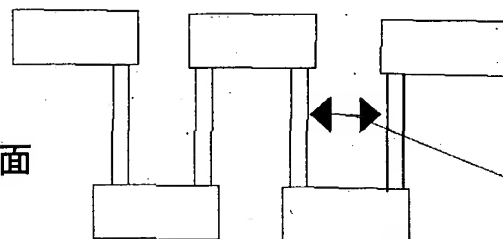


【図9】

上面

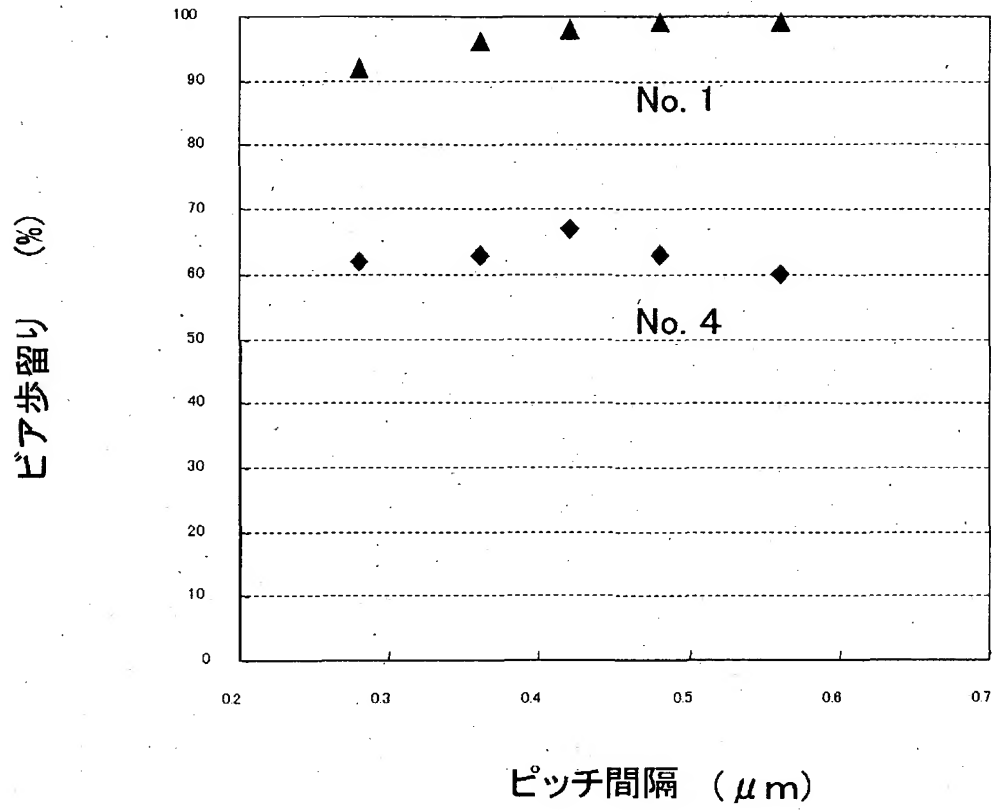


断面

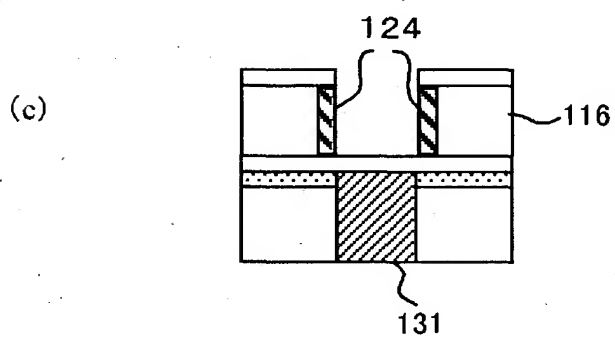
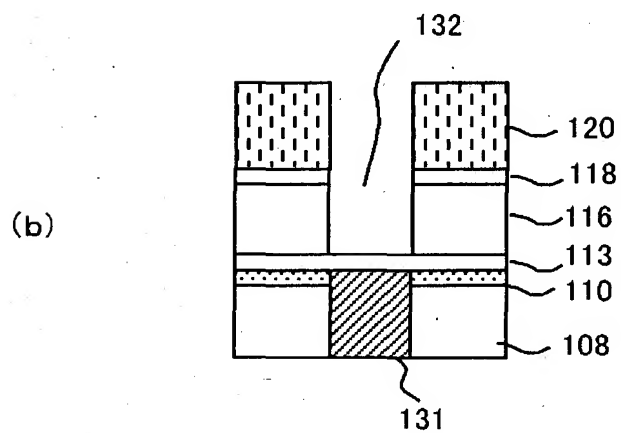
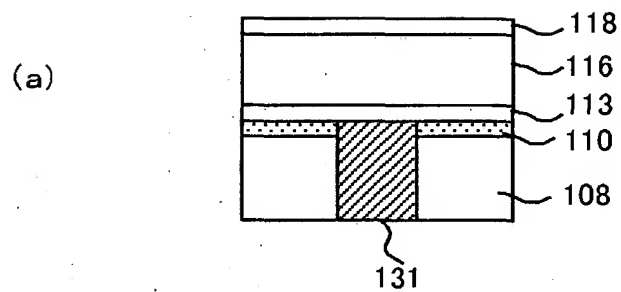


ピッチ間隔 ( $\mu\text{m}$ )

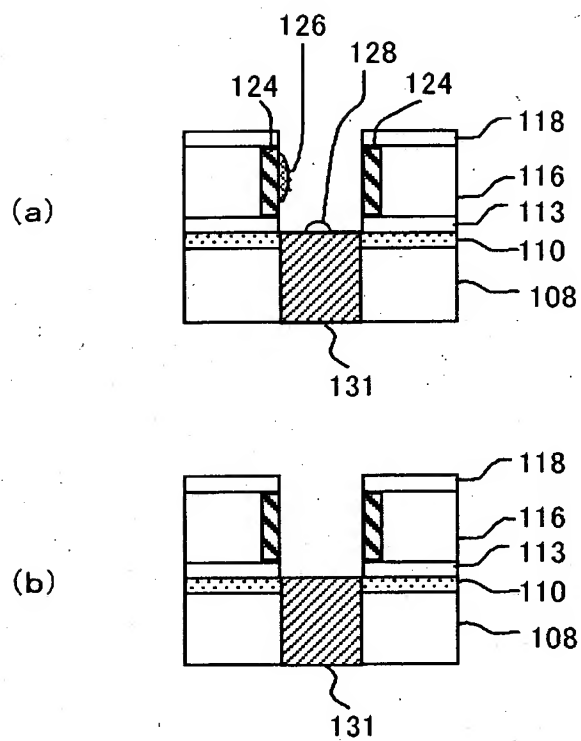
【図10】



【図 1 1】



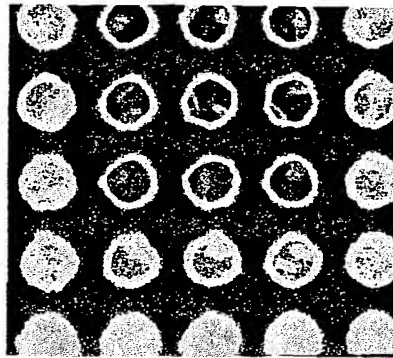
【図 12】





【図13】

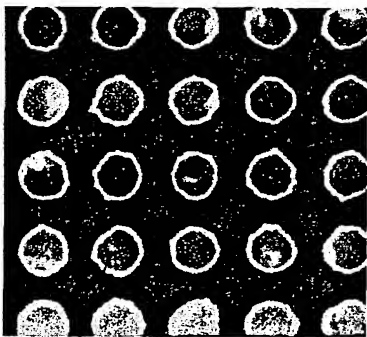
処理前



ホール内部に残留

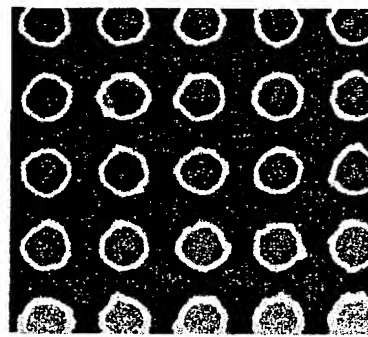


NO.4処理液処理後



残留物あり

NO.1処理液処理後



残留物なし

【書類名】 要約書

【要約】

【課題】 SiOC等の低誘電率膜を選択的に除去した際に生じる残さを、絶縁膜や金属膜に損傷を与えることなく効率的に除去する。

【解決手段】 SiOC膜116中に配線溝を形成した際に生じる残さ126および残さ128を、弱アルカリ性であってフッ素イオンを含まないアミン系剥離液を用いて除去する。この除去処理の後、イソプロピルアルコールを用いてリンスを行い、次いで純水リンスを行うことなくウエハを乾燥する。

【選択図】 図3

【書類名】 出願人名義変更届（一般承継）

【整理番号】 74112702

【提出日】 平成15年 1月17日

【あて先】 特許庁長官殿

【事件の表示】

    【出願番号】 特願2002-201901

【承継人】

    【識別番号】 302062931

    【氏名又は名称】 NECエレクトロニクス株式会社

【承継人代理人】

    【識別番号】 100110928

    【弁理士】

    【氏名又は名称】 速水 進治

    【電話番号】 03-3461-3687

【提出物件の目録】

    【物件名】 承継人であることを証明する登記簿謄本 1

    【援用の表示】 特願2002-318488の出願人名義変更届に添付  
                    のものを援用する。

    【物件名】 承継人であることを証明する承継証明書 1

    【援用の表示】 特願2002-318488の出願人名義変更届に添付  
                    のものを援用する。

    【包括委任状番号】 0216935

【プルーフの要否】 要

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日  
[変更理由] 新規登録  
住 所 東京都港区芝五丁目7番1号  
氏 名 日本電気株式会社

出 願 人 履 歴 情 報

識別番号 [302062931]

1. 変更年月日 2002年11月 1日

[変更理由] 新規登録

住 所 神奈川県川崎市中原区下沼部1753番地

氏 名 NECエレクトロニクス株式会社